

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-284634

(43)Date of publication of application : 23.10.1998

(51)Int.Cl.

H01L 23/12

(21)Application number : 09-084896

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 03.04.1997

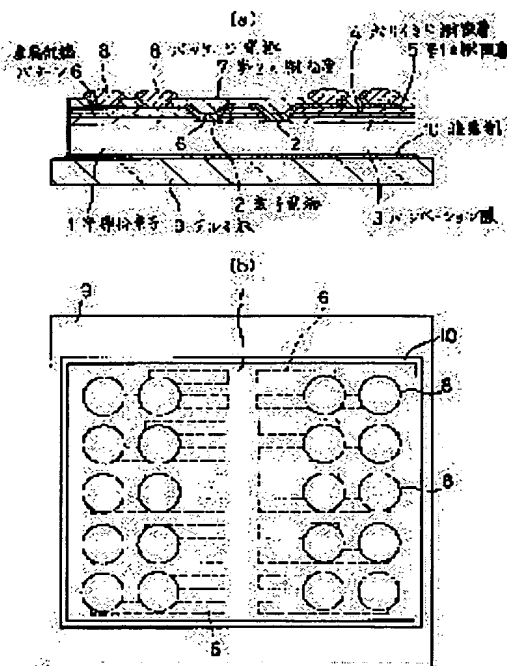
(72)Inventor : YAMAMOTO TETSUHIRO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To facilitate standardization of a socket, etc., by standardizing the external shape of a semiconductor element which is brought in a state of CSP (chip-size package), and to improve heat-dissipating property.

SOLUTION: A CSP element is constituted by forming a first resin layer 5, having an aperture part on the position corresponding to the electrode part of a semiconductor element 1, a metal wiring pattern 6 which is connected to the electrode part, a second resin layer 7 having an aperture part on a part of the metal wiring pattern 6, and a package electrode 8 which is connected to the metal wiring pattern 6, on the passivation film 3 on the surface of the semiconductor element 1. An aluminum plate 9 of the prescribed size is adhered to the back side of the CSP element, and a CSP semiconductor device, having the standardized external shape, is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-284634

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁶

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

F

N

J

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願平9-84896

(22) 出願日 平成9年(1997)4月3日

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 山本 哲浩

大阪府高槻市幸町1番1号 松下電子工業株式会社内

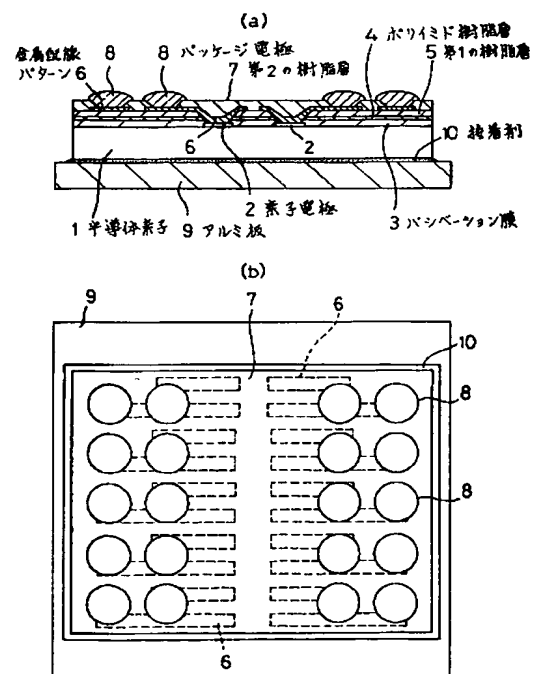
(74) 代理人 弁理士 松村 博

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 C S P 化された半導体素子の外形を標準化してソケット等の標準化を容易にし、また、放熱性を向上する。

【解決手段】 半導体素子1の表面のバシベーション膜3上に、半導体素子1の電極部に相当する位置に開口部を有する第1の樹脂層5、前記電極部に接続された金属配線パターン6、金属配線パターン6上の一部に開口部を有する第2の樹脂層7、金属配線パターン6と接続されたパッケージ電極8が順次形成されてC S P 素子が構成される。このC S P 素子の裏面に規定サイズのアルミ板9を貼着し、外形が標準化されたC S P 化半導体装置を得る。



【特許請求の範囲】

【請求項1】 半導体素子表面のパシベーション膜上に形成され前記半導体素子の電極部に相当する位置に開口部を有する第1の樹脂層と、前記第1の樹脂層上に形成され前記半導体素子の前記電極部に接続された金属配線パターンと、前記金属配線パターン上および前記第1の樹脂層上を覆い前記金属配線パターン上の一部に開口部を有する第2の樹脂層と、前記第2の樹脂層の開口部に形成され前記金属配線パターンと接続されたパッケージ電極と、前記半導体素子の裏面に貼着された規定サイズの板とを有することを特徴とする半導体装置。

【請求項2】 半導体素子の裏面に貼着された板は、金属、セラミック、樹脂、またはシリコンからなることを特徴とする請求項1記載の半導体装置。

【請求項3】 半導体素子のパシベーション膜上に前記半導体素子の電極部に相当する位置に開口部を有する第1の樹脂層を形成する工程と、前記第1の樹脂層上に前記電極部に接続された金属配線パターンを形成する工程と、前記金属配線パターン上および前記第1の樹脂層上に前記金属配線パターン上の一部に開口部を有する第2の樹脂層を形成する工程と、前記第2の樹脂層の開口部に前記金属配線パターンと接続されたパッケージ電極を形成する工程と、前記第1の樹脂層、前記第2の樹脂層、前記金属配線パターンおよび前記パッケージ電極を形成したウェハを裏面研磨およびダイシングする工程と、ダイシングにより個々に分離された半導体素子の裏面に規定サイズの板を貼着する工程とからなることを特徴とする半導体装置の製造方法。

【請求項4】 半導体素子の裏面への板の貼着に、導電性の接着剤あるいははんだを用いることを特徴とする請求項3記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子の集積回路部を保護し、かつ外部装置と半導体素子の電気的接続を安定に確保し、さらに最も高密度な実装を可能とした半導体装置に関するものである。本発明の半導体装置により、情報通信機器、事務用電子機器、家庭用電子機器、測定装置、組み立てロボット等の産業用電子機器、医療用電子機器、電子玩具等の小型化を容易にするものである。

【0002】

【従来の技術】より高密度な半導体実装を実現する手法として、CSP(チップサイズパッケージ)の開発が行われているが、ここでは多数あるCSP構造の一つを例にして従来技術の説明を行う。図4は従来のCSP構造の半導体素子(以下CSP素子という)の断面図(a)および平面図(b)を示したものである。

【0003】半導体素子21と外部との電気的な接続は第2の樹脂層27の開口部に位置するパッケージ電極28で行

い、必要であればハンダボール等をパッケージ電極28に付ける。半導体素子21の素子電極22から引き出される金属配線パターン26は第1の樹脂層25上に形成され、この金属配線パターン26により半導体素子21の素子電極22とパッケージ電極28が電気的に接続される。また、パシベーション膜23上に形成される第1の樹脂層25と第2の樹脂層27により、CSP素子が搭載される実装基板と半導体素子21のSiとの熱膨張差によって生じる応力が緩和される。なお24はポリイミド樹脂層である。

【0004】このようなCSP構造の場合、製造プロセスは半導体素子が形成されたSiウェハの単位で行われ、最終的にダイシングされることにより個々のCSP素子に分割されることになる。従ってCSP素子の外形サイズは半導体素子とほぼ同じになる。

【0005】以上のように、従来技術のCSP素子の外形は半導体素子と同サイズであり、このことはチップの外形によりパッケージのサイズがそれぞれ異なることになる。従って、検査等に用いるソケットはCSP化を行う各LSIごとにそれぞれ必要となり、さらには同品種においてもチップのシュリンクごとに別のソケットが必要になることになる。これらのことは、最終的にバーニン等を想定すると大きなコストアップを招くことになる。

【0006】また従来のCSP素子の外形がほぼ半導体素子そのものとなることは、熱抵抗が非常に大きくなる(パッケージ等の熱抵抗はほぼその外形によって決まる)こととなる。

【0007】

【発明が解決しようとする課題】従来のCSP素子においてはパッケージサイズがチップサイズそのものであり、チップ外形は品種ごとあるいはメーカーごとにそれぞれ異なるので外形の標準化が非常に難しく、ソケット等の準備が各品種ごとに必要になる。さらには、チップのシュリンクに際しても、外形が変わることにより別のソケットが必要になる。また、放熱性においても外形が小さいために他のパッケージに比べて熱抵抗が大きくなるなどの問題を有していた。

【0008】本発明は、上記従来技術の問題点を解決するものであり、CSP化された半導体素子の外形を標準化してソケット等の標準化を容易にし、また、放熱性を向上するようにした半導体装置およびその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために、(1)本発明の半導体装置は、半導体素子表面のパシベーション膜上に形成され前記半導体素子の電極部に相当する位置に開口部を有する第1の樹脂層と、前記第1の樹脂層上に形成され前記半導体素子の前記電極部に接続された金属配線パターンと、前記金属配線パターン上および前記第1の樹脂層上を覆い前記金属配線パターン

3

上の一部に開口部を有する第2の樹脂層と、前記第2の樹脂層の開口部に形成され前記金属配線パターンと接続されたパッケージ電極と、前記半導体素子の裏面に貼着された規定サイズの板とを有する構成とする。そして、前記板としては、金属、セラミック、樹脂、あるいはシリコンが使用される。

【0010】(2) また、本発明の半導体装置の製造方法は、半導体素子のパシベーション膜上に前記半導体素子の電極部に相当する位置に開口部を有する第1の樹脂層を形成する工程と、前記第1の樹脂層上に前記電極部に接続された金属配線パターンを形成する工程と、前記金属配線パターン上および前記第1の樹脂層上に前記金属配線パターン上の一部に開口部を有する第2の樹脂層を形成する工程と、前記第2の樹脂層の開口部に前記金属配線パターンと接続されたパッケージ電極を形成する工程と、前記第1の樹脂層、前記第2の樹脂層、前記金属配線パターンおよび前記パッケージ電極を形成したウェハを裏面研磨およびダイシングする工程と、ダイシングにより個々に分離された半導体素子の裏面に規定サイズの板を貼着する工程とからなるものである。半導体装置の裏面に板を貼着するには、導電性接着剤あるいははんだを使用する。

【0011】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。図1は、本発明の一実施の形態における半導体装置を示したもので、1は集積回路が形成された半導体素子、2は素子電極、3はパシベーション膜、4はポリイミド樹脂層、5は第1の樹脂層、6は金属配線パターン、7は第2の樹脂層、8はパッケージ電極である。また、9はアルミ板、10は接着剤である。

【0012】半導体素子1は、その表面に素子電極2を有し、その他の表面はパシベーション膜3で覆われている。パシベーション膜3およびポリイミド樹脂層4上に形成された第1の樹脂層5は素子電極2に相当する部分に開口部を有し、その第1の樹脂層5上に、素子電極2とパッケージ電極8とを接続する金属配線パターン6が設けられている。金属配線パターン6と第1の樹脂層5上には、一部に開口部を有するCSP化のための第2の樹脂層7が設けられており、その開口部には外部との電気的接続のためのパッケージ電極8が設けられている。半導体素子1の裏面には、導電性の接着剤10によりアルミ板9が貼着されている。アルミ板9は、各品種に共通に適用して、標準化できるように、半導体素子1より若干大きい、規定サイズのものが使用される。

【0013】次に、上記構成の半導体装置の製造方法について説明する。まず、図2(a)、(b)に示したように、Siウェハ単位で、半導体素子1のパシベーション膜3上に、素子電極2に相当する位置に開口部を有する第1

4

の樹脂層5を形成し、その第1の樹脂層5上に、素子電極2と接続する金属配線パターン6を形成する。次に、パッケージ電極形成部に開口部を有する第2の樹脂層7を形成し、続いてその開口部にパッケージ電極8を形成する。

【0014】このようにして、CSP化されたSiウェハ11を、図2(c)に示したように、ダイシングして、個片状態のCSP素子12を得る。ここまでは、従来例と同様である。

10 【0015】次に、図3(a)に示したように、予め規定のサイズにカットされたアルミ板9上に導電性の接着剤10をノズル13により一定量塗布し、その上に、図3(b)に示したように、個片化されたCSP素子12を載置、位置合わせして、一定時間加熱硬化する。

20 【0016】以上のように構成された本実施の形態における半導体装置は、CSP素子裏面に貼着されたアルミ板9の外形に統一され、CSP素子の標準化、さらには、使用されるソケットも標準化することができる。また、貼着したアルミ板9により、半導体素子の動作時に発生する熱を効率的にパッケージ外部へ放出することができる。

【0017】なお、本実施の形態では、CSP素子の裏面に貼着した板をアルミ板として説明したが、その他の金属、セラミック、樹脂、あるいはシリコンの板としても良い。また、CSP素子とアルミ板との接着に導電性接着剤を使用したのが、はんだによる接合でも良い。

【0018】

30 【発明の効果】以上説明したように、本発明によれば、CSP化された半導体素子の外形を標準化することができ、ソケット等のチップ外形に対するカスタム対応を行う必要がなくなる。従って、ソケット等はチップの種類によらず外形サイズとピンピッチのみにより標準化される。CSP素子裏面に貼着した板により、放熱特性を向上することができる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施の形態における半導体装置の断面図(a)および平面図(b)である。

【図2】本発明の一実施の形態における半導体装置の製造方法を示す図である。

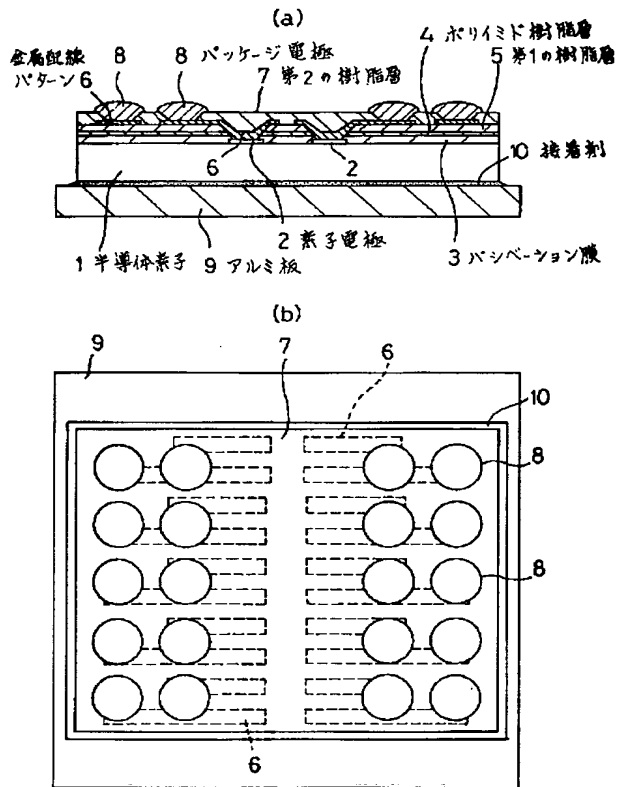
40 【図3】本発明の一実施の形態における半導体装置の要部の製造方法を示す図である。

【図4】従来例の半導体装置の断面図(a)および平面図(b)である。

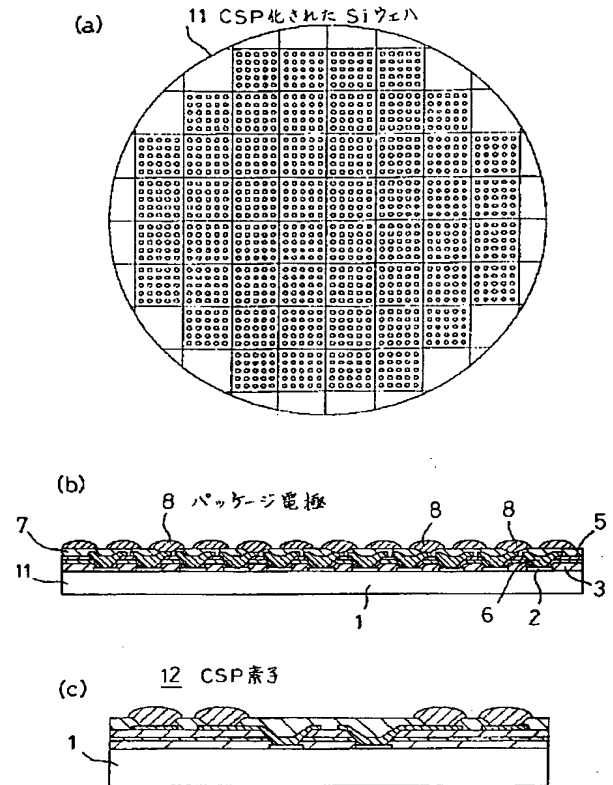
【符号の説明】

1…半導体素子、2…素子電極、3…パシベーション膜、4…ポリイミド樹脂層、5…第1の樹脂層、6…金属配線パターン、7…第2の樹脂層、8…パッケージ電極、9…アルミ板、10…接着剤、12…CSP素子。

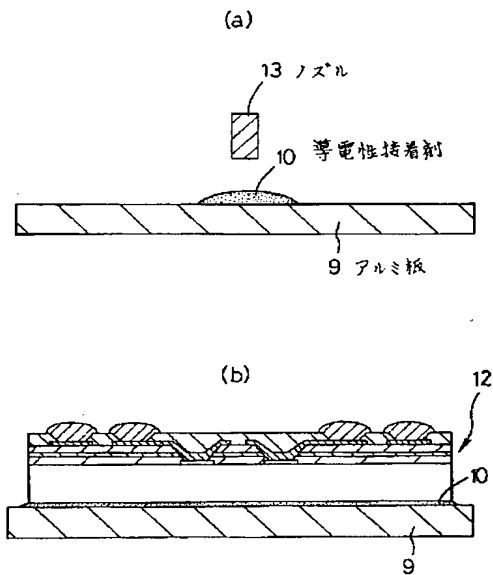
【図1】



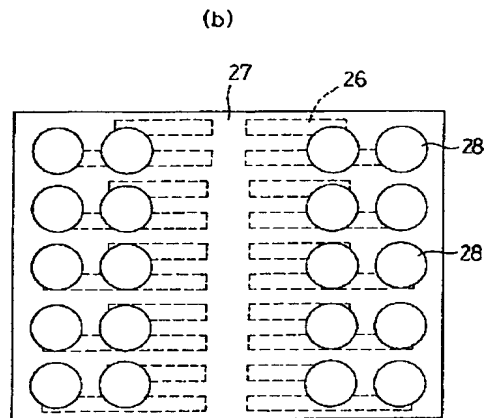
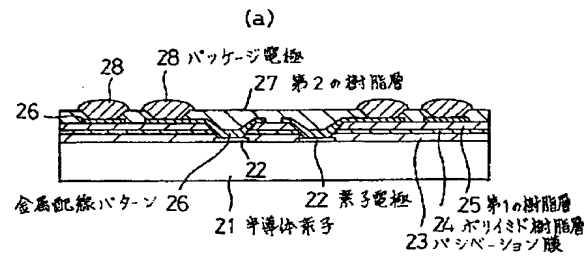
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.